

三次元集積技術を用いた高SI/PIインターポータの社会実装 Implementation of High SI/PI using 3D Integration Technology

代表者 大場隆之
所属 未来産業技術研究所

研究目的：

三次元集積された最終製品では、DRAMやMPU等の異種デバイスへ安定に電源を供給し、信号線ノイズを低減するため、インターポータ基板上でこれら異種デバイスとパッシブデバイスを最適に配置し、接続する技術が不可欠である。本研究では、これら異種デバイス積層の基盤技術となる、パッシブデバイスに注目し、パッシブデバイス内蔵300mmインターポータPSI (Power Supply Interposer)の設計、試作を行うことを目的とし、既存パッシブデバイスが搭載できるウエハプラットフォームを国際協調開発のフレームで構築する。

実験方法：

1. 小規模実装エリアの作製（基盤A）：300mmウエハに四か所の孤立開口部をサンドブラスト法で加工する。
2. 配線基板の作製（基盤B）：300mmウエハに層間絶縁膜を成膜した後、フォトリソおよびエッチングプロセスでCu配線のトレンチを加工する。バリア金属、Cuメッキ法でCuを成膜し、CMP法でトレンチ部にのみCuを残す。これをパッシブデバイスの高周波特性評価配線ウエハとして用いる。
3. ウエハ積層：基盤Bを接着層と塗布し、基盤Aを接着（接合）する。Siと有機材料の熱膨張係数が異なり、基盤破壊および剥離が起きることが予想されるため、接着強度および測定方法をショートループ検討する。
4. パッシブデバイスの搭載：デバイスサイズは小型であり、チップマウント位置合わせ精度が数十ミクロンであるため、温度歪およびマウント移載精度の確認を行う。
5. 基盤A-Bに対するモールド：Aの孤立開口部にモールド樹脂を埋め込み、剥がれ、ウエハの反りを測定する。
6. 前記A-B基盤の薄化：初期厚さ775ミクロンを150ミクロンまで研削で薄くする。

結果および考察：

300mmウエハに孤立開口（Cavity）を四か所形成し、実験的に別ウエハに張り合わせ、パッシブデバイスダミーをマウントした（図1、2）。マウントしたチップは、最終的に $\pm 20\mu\text{m}$ の位置精度で設置することができた（図3）。モールド樹脂をCavityに充填し、150ミクロンまで薄化した。モールド樹脂の熱膨張係数が大きいため、全面塗布するとウエハの反りが大きくなり、後続プロセスを行えないことがわかり、Cavity体積に合わせたモールド行うことで改善することができた。薄化の条件によってはウエハの座屈状破壊など観察された。配線基板は、ダマシン法で所定のパターンを形成し、CMPによるディッシングを評価した。



図1 孤立開口したウエハ



図2 デバイスダミーマウント後の表面

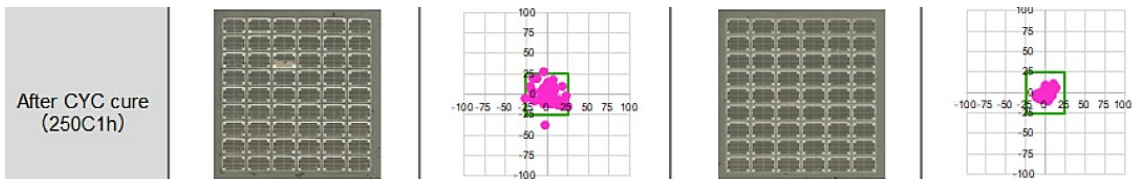


図3 デバイスマウントおよび熱膨張における位置ずれ (単位はミクロン)

10 μm および50 μm 配線幅に対して、最大80nmのディッシングであった。これは接着層厚に対して<5%であり、後続プロセス許容範囲である(図4)。同配線基板にデバイスダミーを設置した(図5)。接着材で孤立開口基板と配線層基板を張り合わせし、モールドで充填を行った(図6)。接着層とウエハの接着強度は、引き続き行うウエハの積層プロセスで重要であり、熱ストレス<接着強度の関係が求められる。実用的な構造に対する接着強度評価が無いことから、応力集中が局所的に起こる試料を別途作製し、測定可能であることを明らかにした(参考文献1)。このようにパッシブデバイスをウエハ上に設置することが検証され、またモールド充填においてもウエハ破壊ないことを検証することができた。以上のことから、本方式が、インターポーザのプラットフォームとして利用できることが明らかになった。

参考文献1: Yi-Lun Yang, et al., 2019 International Conference on Electronics Packaging, to be presented in April.

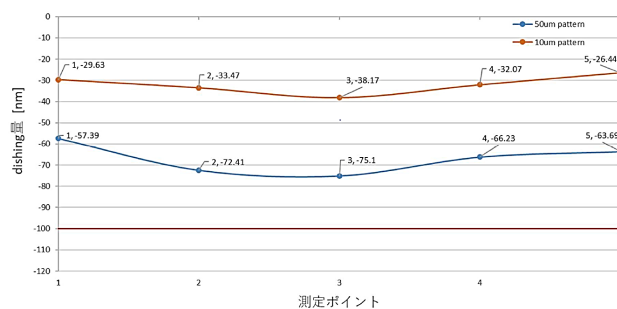
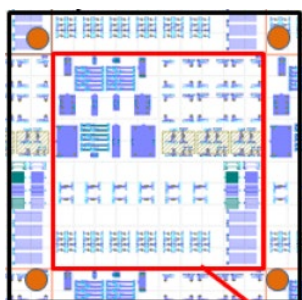


図4 配線デザイン (左) と Cu 配線のディッシング量 (右)

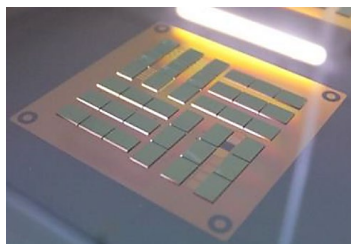


図5 Cu 配線上のデバイスダミー

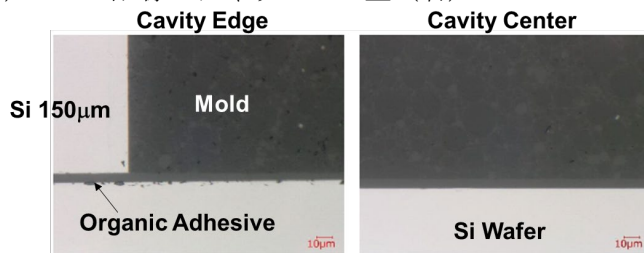


図6 モールド充填後の断面 SEM 写真